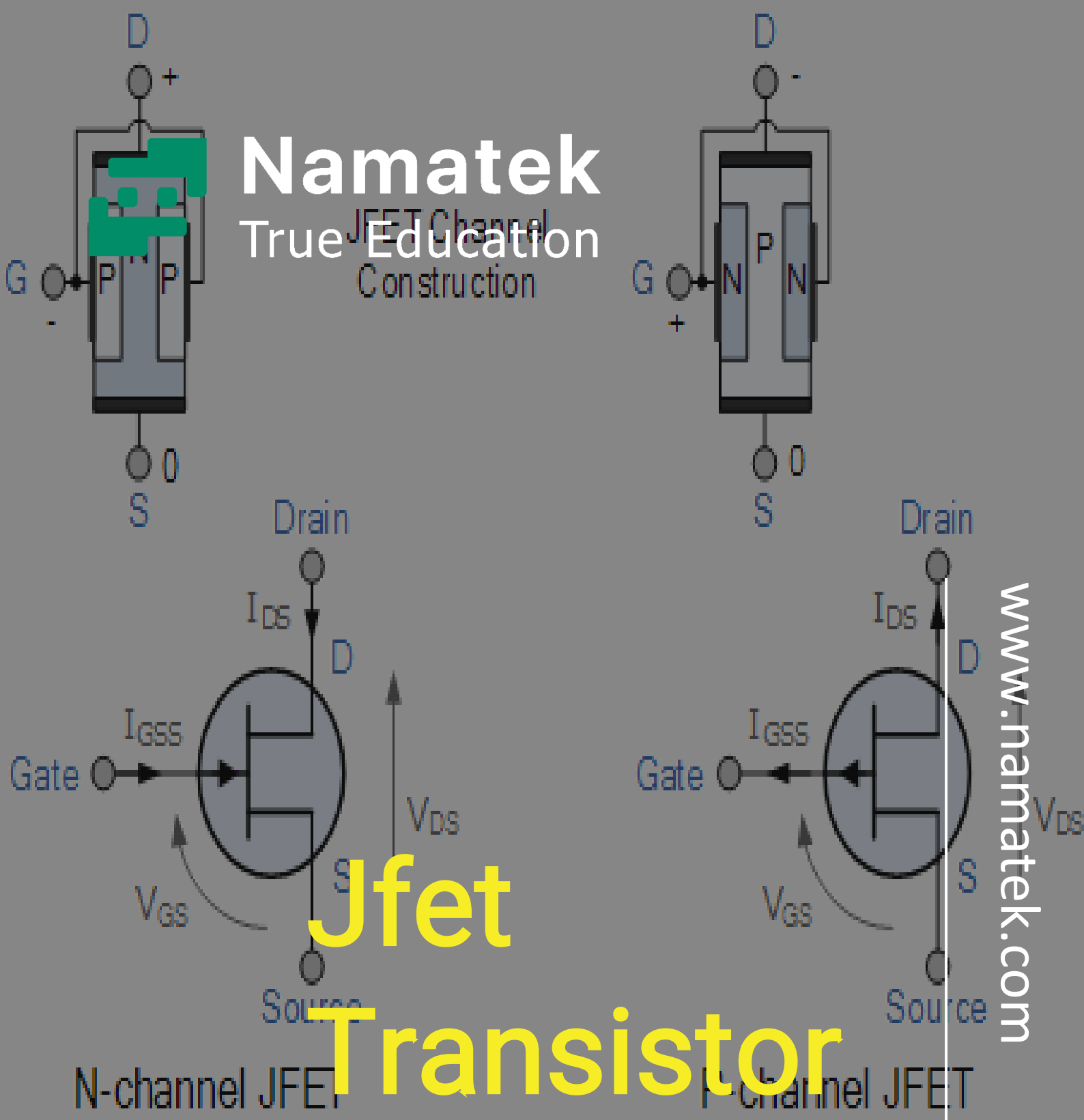


Jfet Transistor

ترانزیستور Jfet چیست؟

www.namatek.com

فهرست مطالب

۱. مشخصات ترانزیستور JFET
۲. مزایای ترانزیستور JFET
۳. انواع ترانزیستورهای JFET
۴. نحوه کار ترانزیستور JFET
۵. منحنی مشخصات JFET
۶. بایاس ترانزیستور (Transistor Biasing)

از آنجایی که ترانزیستورها یکی از پر استفاده ترین قطعه های الکترونیکی هستند، آشنایی با انواع آن ها برای هر مهندسی ضروری است. ترانزیستور jfet یکی از انواع مهم این قطعات است که برای موارد آنالوگ بسیار کاربردی است. در این مقاله سعی داریم با مشخصات این تجهیز، نحوه عملکرد و مزایای آن آشنا شویم.

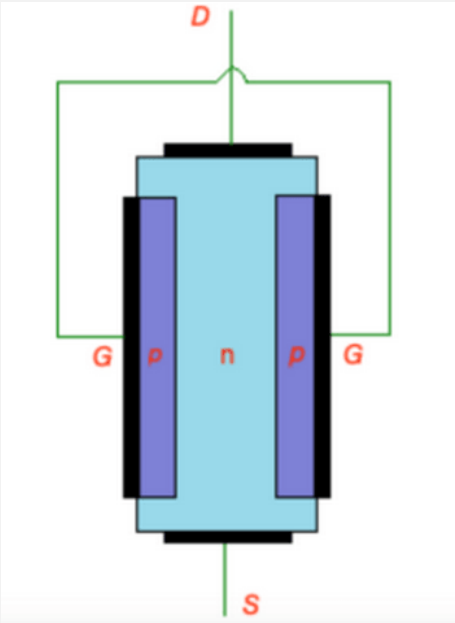
مشخصات ترانزیستورJFET

ترانزیستور Junction Field Effect Transistor یک نوع از ترانزیستور های اثر میدان است. ترانزیستورهای معمولی (BJT) یک وسیله کنترل جریان خروجی از طریق جریان هستند. در حالی که ترانزیستور JFET یک وسیله کنترل جریان خروجی از طریق ولتاژ است. ترانزیستور JFET یک وسیله سه ترمینال است که در آن یکی از ترمینال ها می تواند جریان بین دو ترمینال دیگر را کنترل کند.

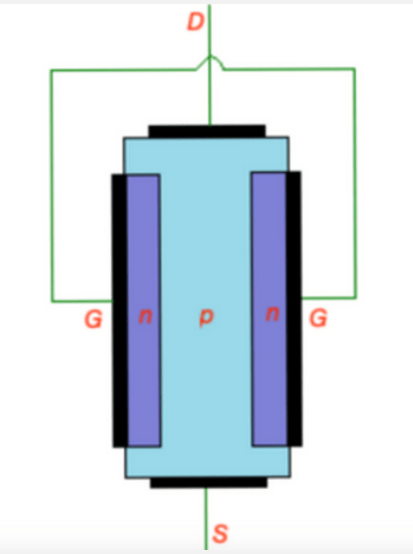
JFET ها مانند نوع دیگر آن MOSFET دارای سه ترمینال هستند.

- Gate (دروازه)
- Drain (تخلیه)
- Source (منبع)

در ترانزیستور JFET جریان بین D و S را می توان با ولتاژ gate-source کنترل کرد.ساختار ترانزیستور JFET در شکل زیر نشان داده شده است.



ترانزیستور jfet نوع n



ترانزیستور JFET نوع n شامل نیمه هادی نوع n با مناطق نوع p دوپ شده به مقدار زیاد است. منظور از دوپ شدن وارد کردن عمدی ناخالصی ها به یک نیمه رسانا به منظور تعدیل خصوصیات الکتریکی، نوری و ساختاری آن است. در حقیقت یک نیمه هادی که به مقدار زیاد دوپ شده باشد بیشتر مانند یک رسانا عمل می کند.

مزایای ترانزیستور JFET

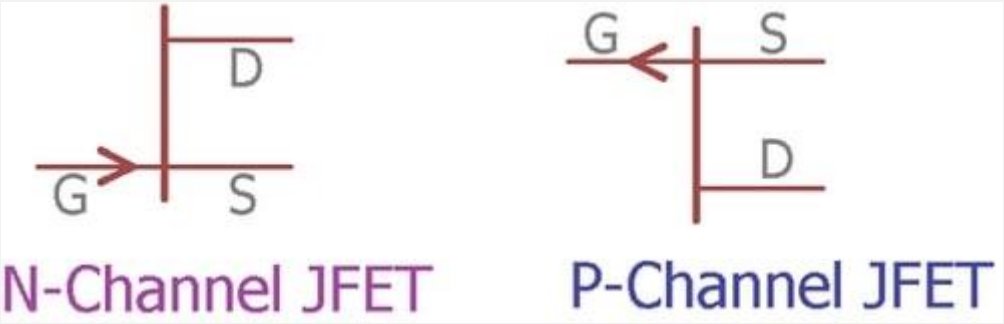
JFETیک مؤلفه اساسی برای کنترل فشارهای ولتاژ در سیستم های الکترونیکی آنالوگ است. می توان از JFET به عنوان کنترل ولتاژ یا به عنوان سوئیچ استفاده کرد یا حتی با استفاده از JFET تقویت کننده ساخت.

ترانزیستورهای JFET همچنین به عنوان جایگزین BJT ها یک نسخه کارآمد در مصرف انرژی هستند. JFET مصرف برق کم و اتلاف انرژی نسبتاً کمتری دارد، بنابراین بازده کلی مدار را بهبود می بخشد. همچنین آمپدانس ورودی بسیار بالایی را ارائه می دهد که یک مزیت اصلی نسبت به BJT است.

امپدانس ورودی که همان مقاومت ورودی است، یک پارامتر بسیار مهم در طراحی تقویت کننده کننده های ترانزیستوری است.

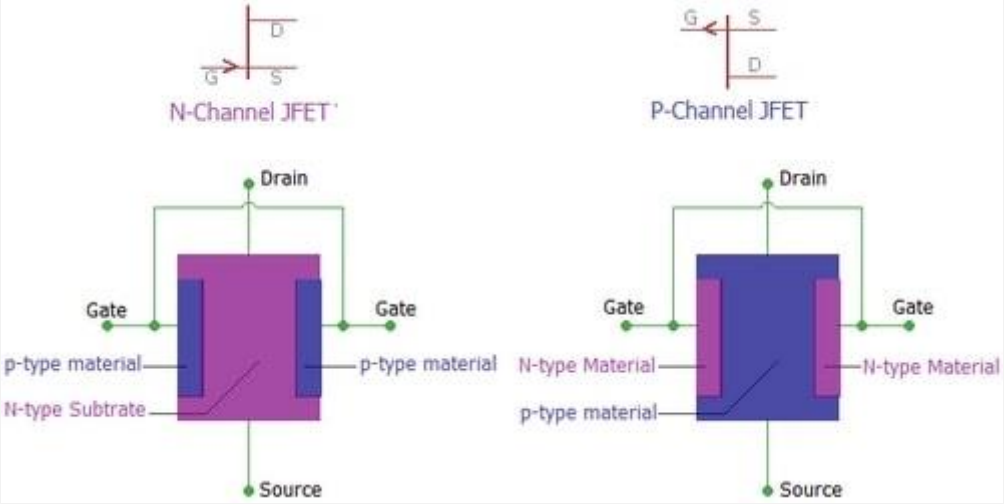
انواع ترانزیستور هایJFET

مانند ترانزیستور ماسفت JFET نیز دارای دو زیر گروه N-Channel و P-Channel است. مدل شماتیک هر دو گروه N-Channel و P-Channel را در شکل زیر مشاهده می کنید.



در شکل بالا جهت فلش ها انواع ترانزیستور JFET را مشخص می کنند. فلشی که به سمت gate اشاره دارد نوع JFET N-Channel است و از طرف دیگر فلشی که از gate خارج می شود نشانگر نوع JFET P-Channel است. این فلش همچنین حاکی از قطبیت اتصال P-N است که بین channel و gate شکل گرفته است.

جالب است که در زبان انگلیسی حفظ کردن آن با این علامت که فلش دستگاه N-Channel به داخل "Points in" اشاره دارد آسان است. در هر دو مدل جریان جاری شده از طریق Drain و Source به ولتاژ اعمال شده به ترمینال Gate وابسته است. در JFET N-Channel ، ولتاژ Gate منفی است و در JFET P-Channel ولتاژ Gate مثبت است.



در تصویر بالا می توانید ساختار اولیه JFET را مشاهده کنید. در ترانزیستور N-Channel JFETمواد نوع P در بستر نوع N قرار گرفته است در حالی که از مواد n-type در بستر p-type برای ترانزیستور JFET P-Channel استفاده می شود. JFET با استفاده از یک کانال طولانی از مواد نیمه رسانا ساخته شده است.

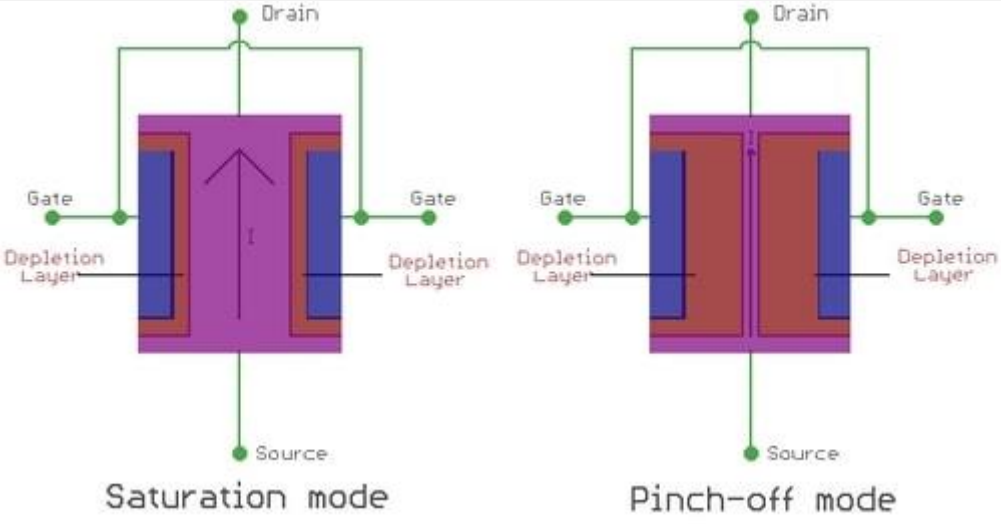
بسته به روند ساخت، اگر JFET حامل تعداد زیادی بار مثبت باشد (به عنوان حفره شناخته می شود) JFET نوع p است و اگر حامل تعداد زیادی بار منفی باشد (به عنوان الکترون شناخته می شود) JFET نوع n نامیده می شود.

نحوه کار ترانزیستور JFET

بهترین مثال برای درک نحوه کار JFET تصور لوله شلنگ باغ است. یک شلنگ باغ که از طریق آن جریان آب تأمین می شود را فرض کنید. اگر شلنگ را فشار دهیم جریان آب کمتر خواهد بود و در یک نقطه مشخص اگر کاملاً آنرا فشار دهیم جریان آب قطع خواهد شد.

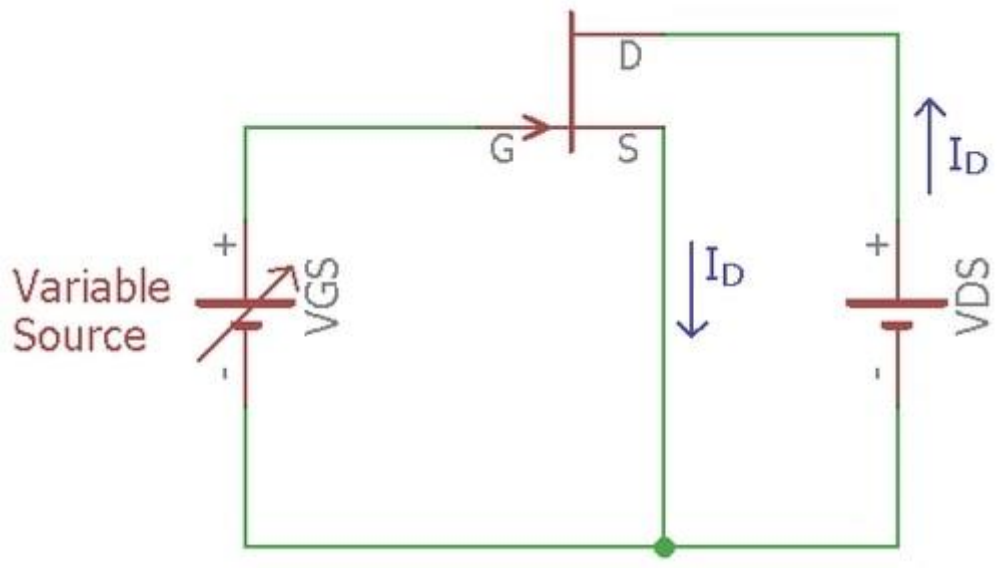
JFET دقیقاً از این طریق کار می کند. اگر شلنگ را با JFET و جریان آب را با یک جریان الکتریکی تعویض کنیم و کانال انتقال جریان را بسازیم، می توانیم جریان را کنترل کنیم. هنگامی که هیچ ولتاژی در gate و source وجود ندارد، کانال به یک مسیر هموار تبدیل می شود که برای گردش الکترون ها کاملا باز است.

اما اتفاق معکوس زمانی اتفاق می افتد که یک ولتاژ بین gate و source در قطب معکوس اعمال شود، این امر باعث می شود که اتصال P-N بایاس معکوس شود و کانال را با افزایش لایه تخلیه باریک تر کند و می تواند JFETرا در حالت قطع شده یا کم بازده قرار دهد. در تصویر زیر می توانید حالت اشباع و حالت کم بازده را ببینید. همچنین گسترده تر شدن لایه تخلیه که موجب کاهش جریان می شود قابل مشاهده است.

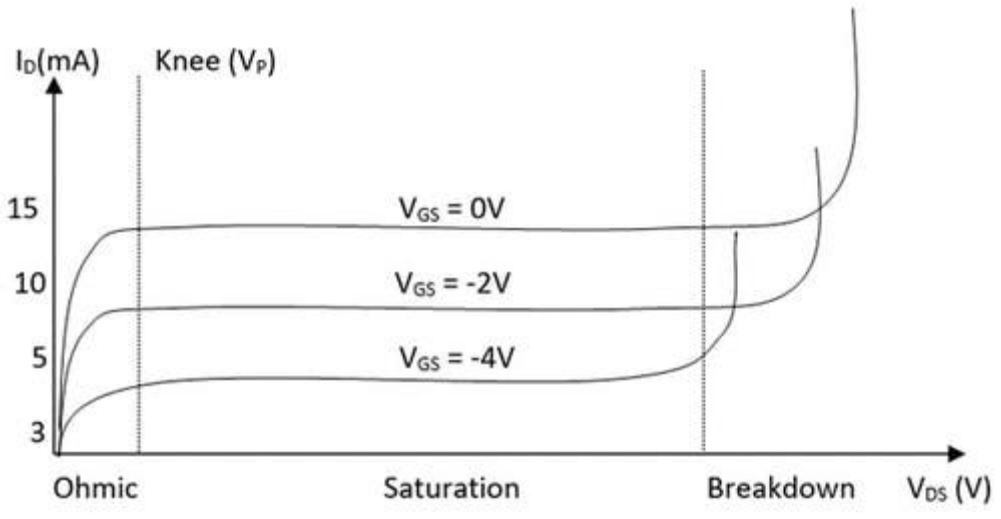


اگر می خواهیم JFET را خاموش کنیم، به یک gate منفی نیاز داریم تا V_{GS}منفی برای یک JFET نوع n فراهم کنیم. همچنین برای JFET از type-p، باید V_{GS} مثبت تامین کنیم. ترانزیستورهای JFET فقط در حالت کاهش کار می کنند، در حالی که MOSFET ها حالت کاهش و افزایش دارند .

منحنی مشخصاتJFET



در تصویر بالا،JFET از طریق منبع متغیر DC بایاس می شود که V_{GS} ترانزیستور JFET را کنترل می کند. ما همچنین یک ولتاژ به Drain و Source اعمال کردیم با استفاده از متغیرV_{GS} ، می توان منحنی I-V در JFET را ترسیم کرد.



در تصویر I-V فوق، ما می توانیم سه نمودار، برای سه مقدار مختلف از ولتاژ V_{GS}، با مقادیر ۰، ۲- و ٤- ولت مشاهده کنیم. سه منطقه مختلف اهمیک، اشباع و شکست وجود دارد. در طول منطقه اهمیک، JFET مانند کنترل

مقاومت ولتاژ عمل می کند، جایی که جریان با ولتاژ اعمال شده بر روی آن کنترل می شود. پس از آن JFET وارد منطقه اشباع می شود که منحنی تقریباً مستقیم است.

این بدان معناست که جریان فعلی به اندازه کافی پایدار است که V_{DS} در جریان فعلی مداخله نکند اما زمانی که جریان بسیار بیشتر از تحمل V_{DS} باشد، JFET وارد حالت breakdown می شود که نشان می دهد جریان فعلی کنترل نشده است. این منحنی IV تقریباً برای P-Channel JFET نیز یکسان است، زیرا تفاوت های کمی دارد.

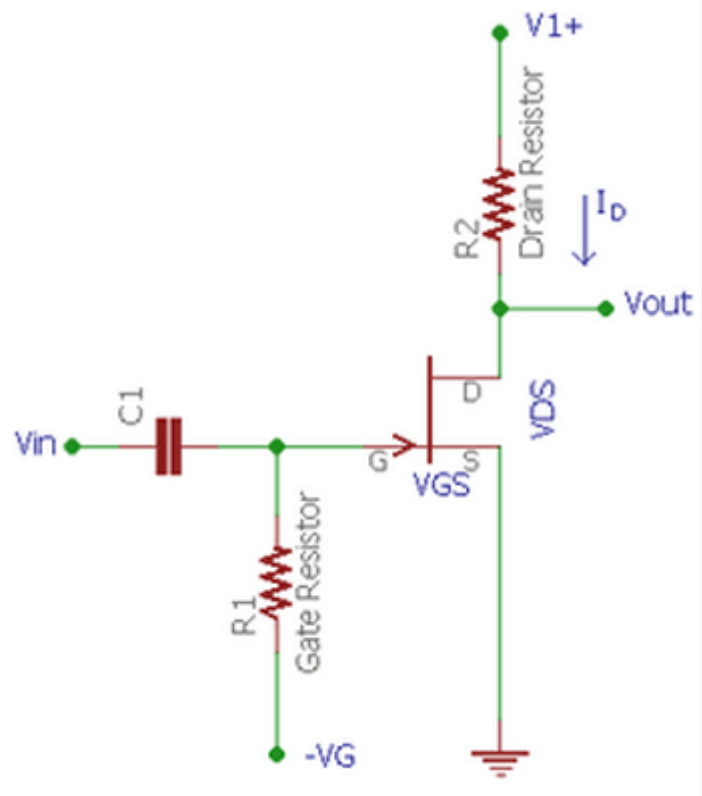
JFETزمانی که ولتاژ V_{GS} و Pinch یا (V_P) یکسان باشد، وارد حالت قطع می شود. همچنین همانطور که در منحنی فوق نمایش داده شده است، برای N-Channel JFET جریان تخلیه با افزایش V_{GS} افزایش می یابد. اما برای P-Channel JFET جریان تخلیه با افزایش V_{GS} کاهش می یابد.

بایاس ترانزیستور (Transistor Biasing)

از روش های مختلفی برای بایاس JFET به شیوه ای مناسب استفاده می شود. از بین تکنیک های مختلف، سه مورد زیر استفاده گسترده تری دارند:

- تکنیک Fixed DC Biasing
- تکنیک Self-Biasing
- بایاس تقسیم پتانسیل

تکنیک Fixed DC Biasing

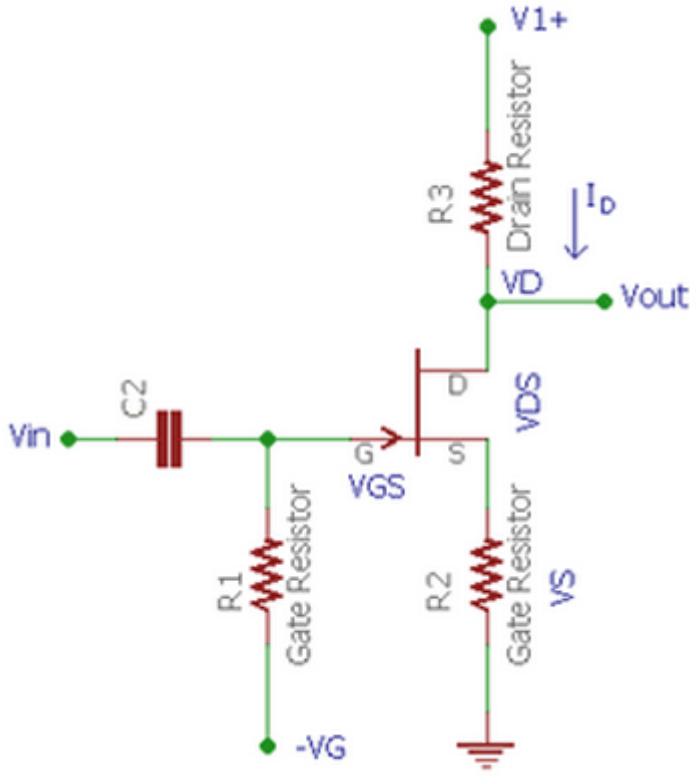


تکنیک بایاس DC ثابت در JFET کانالN ، گیت در JFET به گونه ای متصل شده است که V_{GS} تمام مدت منفی باشد. از آنجا که امپدانس ورودی JFET بسیار زیاد است، هیچ اثری در سیگنال ورودی مشاهده نمی شود. جریان فعلی از طریق مقاومت R1 صفر باقی می ماند. وقتی سیگنال ACرا در خازن ورودی C1 اعمال کنیم، سیگنال در سراسر gate ظاهر می شود. حال اگر افت ولتاژ را در R1 محاسبه کنیم، طبق قانون Ohms برابر با V = I * R یا ولتاژ = drop جریان گیت R1 * خواهد بود.

از آنجا که جریان به سمت gate برابر با ۰ است، افت ولتاژ در gate نیز برابر با صفر است. بنابراین، با این تکنیک بایاس، ما می توانیم جریان برق

drain را در JFET فقط بوسیله تغییر ولتاژ ثابت و در نتیجه تغییر V_{GS}کنترل کنیم.

تکنیک Self-Biasing



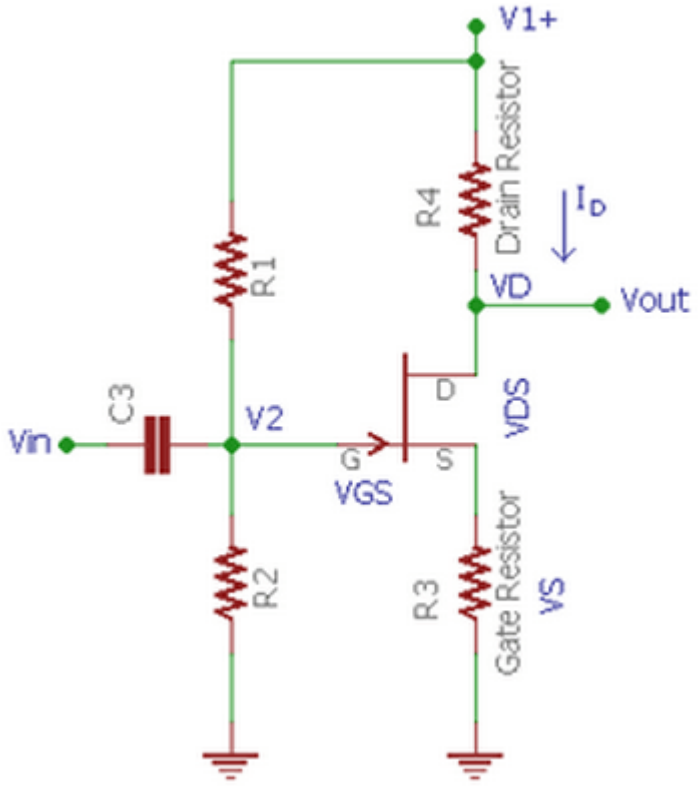
در تکنیک Self-Biasing ، یک تک مقاومت در پین منبع یا Source اضافه می شود. افت ولتاژ در مقاومت منبع (R2) بایاس ولتاژ را در V_{GS} ایجاد می کند. در این تکنیک، جریان gate مجددا صفر است. ولتاژ منبع با همان قانون اهم V = I * R تعیین می شود.

بنابراین ولتاژ source = مقاومت * source جریان drain است.

اکنون ولتاژ gate به source می تواند تفاوت های بین ولتاژ gate و ولتاژ source را تعیین کند. از آنجا که ولتاژ گیت صفر است) به عنوان مثال

جریان گیت صفر، به ازای هرIR = V ، ولتاژ = Gate جریان * Gate مقاومت گیت = ۰ (و ولتاژ گیت سورس = ۰ – جریان گیت * مقاومت منبع. بنابراین هیچ منبع بایاس خارجی لازم نیست. بایاس با استفاده از افت ولتاژ در مقاومت منبع، توسط خودش ایجاد می شود.

بایاس تقسیم پتانسیل



در این تکنیک، یک مقاومت اضافی استفاده می شود و مدار کمی از تکنیک Self-Biasing تغییر می کند. یک تقسیم ولتاژ پتانسیل با استفاده از R1 و R2 بایاس لازم DC را برای JFET فراهم می کند. بنابراین ترانزیستور JFET به این روش ساخته و بایاس می شود.